

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-20820

(43) 公開日 平成7年(1995)1月24日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
G 0 9 G 3/36				
G 0 2 F 1/133	5 5 0	9226-2K		
	1/136	5 0 0		
H 0 1 L 29/786				
		9056-4M		
			H 0 1 L 29/ 78	3 1 1 A
			審査請求 未請求	請求項の数3 O L (全 4 頁)

(21) 出願番号 特願平5-150194

(22) 出願日 平成5年(1993)6月22日

(71) 出願人 000002897

大日本印刷株式会社

東京都新宿区市谷加賀町一丁目1番1号

(72) 発明者 太田範雄

東京都新宿区市谷加賀町一丁目1番1号大

日本印刷株式会社内

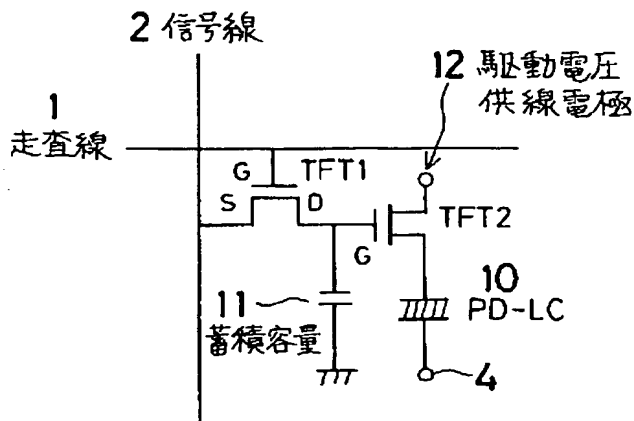
(74) 代理人 弁理士 蛭川 昌信 (外7名)

(54) 【発明の名称】 液晶駆動用半導体装置

(57) 【要約】

【目的】 抵抗が小さく、電流が多く流れる液晶の場合にも必要な時間電圧を保持すると共に、十分電流を供給することを可能にする。

【構成】 スイッチング用薄膜トランジスタのゲート電極に走査線を、ソース電極に信号線をそれぞれ接続し、ドレイン電極側に接続された表示電極を介して液晶素子を駆動する半導体装置において、前記スイッチング用薄膜トランジスタのドレイン電極に蓄積用コンデンサおよびバッファ用薄膜トランジスタのゲート電極を接続し、スイッチング用薄膜トランジスタでコンデンサを駆動すると共に、バッファ用薄膜トランジスタで液晶素子を駆動するようにしたことを特徴とする。



【特許請求の範囲】

【請求項 1】 スイッチング用薄膜トランジスタのゲート電極に走査線を、ソース電極に信号線をそれぞれ接続し、ドレイン電極側に接続された表示電極を介して液晶素子を駆動する半導体装置において、前記スイッチング用薄膜トランジスタのドレイン電極に蓄積用コンデンサおよびバッファ用薄膜トランジスタのゲート電極を接続し、スイッチング用薄膜トランジスタでコンデンサを駆動すると共に、バッファ用薄膜トランジスタで液晶素子を駆動するようにしたことを特徴とする液晶駆動用半導体装置。

【請求項 2】 請求項 1 記載の半導体装置において、液晶素子は高分子分散型液晶からなることを特徴とする液晶駆動用半導体装置。

【請求項 3】 請求項 1 記載の半導体装置において、スイッチング用薄膜トランジスタ、蓄積用コンデンサ、バッファ用薄膜トランジスタから構成される単位液晶駆動素子をマトリックス状に配置したことを特徴とする液晶駆動用半導体装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は液晶駆動用半導体装置に係わり、特に高分子分散型液晶を用いた半導体装置に関するものである。

【0002】

【従来の技術】 図 3 はツイストネマテック液晶に用いられている薄膜トランジスタ (TFT) を使ったアクティブマトリックス型液晶の駆動素子の 1 つの等価回路を示す図である。スイッチング用の TFT のゲート電極

(G) に走査線 1 を、ソース電極 (S) に信号線 2 をそれぞれ接続し、ドレイン電極 (D) に液晶素子 (LC) 3 の表示電極を接続してコモン電極 4 との間で液晶に電圧を印加し駆動する。この時の走査線、信号線およびドレイン電極の各電圧の一般的な波形は図 5 に示すようなものである。図 5 (a) は走査線の信号で TFT のゲートパルス波形、図 5 (b) は信号線 2 の信号波形で TFT のソースパルス波形、図 5 (c) は TFT のドレイン電圧波形である。

【0003】 一般に、液晶表示画面は 1 秒間に 60 回切り換えられるので、図 5 (a) のゲートパルス波形は 16.7 msec 周期となる。例えば、480×640 ドット白黒画面で線順次で駆動した場合、1 つの走査線の走査信号幅は $16.7 \div 480 \div 30 \mu\text{sec}$ となる。液晶は絶縁体であり、蓄積される電荷が放電されないので交流駆動する必要があり、そのためソースパルス波形は、図 5 (b) に示すように交互に正負の信号が加えられる。

【0004】 ところで、液晶の応答速度は通常 10 msec オーダであるため、 $30 \mu\text{sec}$ のゲートパルス幅で駆動しても応答することができない。そこで、図 5

(c) に示すドレイン電圧波形のように、信号電圧が加えられた後の電圧を保持してこれにより駆動するようにしている。すなわち、図 5 (c) において T1 の期間にゲートパルスが印加された時、ソース電極に信号電圧がある場合にはドレイン電極の電圧は主に TFT の ON 抵抗と液晶の容量によって決まる時定数で上昇する。この時、TFT の ON 抵抗が大きい場合は、ゲートパルス印加期間の間に十分な電圧をドレイン電極に供給することができない。従って TFT の ON 抵抗は小さくする必要がある。

【0005】 ゲートパルスが切れた時、ドレイン電極の電圧は主に TFT の OFF 抵抗と液晶の容量および抵抗によって決まる時定数で放電し電圧が減少するが、次のゲートパルスがくるまで (16.7 msec)、液晶を点灯する。このとき TFT の OFF 抵抗が小さいか、或いは液晶の容量、抵抗が小さい場合、次のゲートパルスが来るまで液晶を点灯するのに必要な電圧を保持することができない。このため、通常、図 4 に示すように液晶素子 3 と並列に保持容量 5 を接続して放電カーブを緩やかにし、電圧を保持して液晶を点灯するようにしている。

【0006】

【発明が解決しようとする課題】 ところで、最近、高分子分散型液晶 (PDLC) が用いられているが、この液晶素子は抵抗が小さく、また電流が多く流れる性質を有している。このような場合、図 3 に示すような TFT の構成ではドレイン電圧波形が急激に低下してしまうため、液晶を点灯することができず、また図 4 に示すように保持容量を接続したとしても、液晶自身を通してすぐに放電してしまうため、同様に電圧を保持することができない。

【0007】 本発明は上記課題を解決するためのもので、PDLC のような抵抗が小さく、電流が多く流れる液晶の場合にも必要な時間電圧を保持すると共に、十分電流を供給することができる液晶駆動用半導体装置を提供することを目的とする。

【0008】

【課題を解決するための手段】 本発明は、スイッチング用薄膜トランジスタのゲート電極に走査線を、ソース電極に信号線をそれぞれ接続し、ドレイン電極側に接続された表示電極を介して液晶素子を駆動する半導体装置において、前記スイッチング用薄膜トランジスタのドレイン電極に蓄積用コンデンサおよびバッファ用薄膜トランジスタのゲート電極を接続し、スイッチング用薄膜トランジスタでコンデンサを駆動すると共に、バッファ用薄膜トランジスタで液晶素子を駆動するようにしたことを特徴とする。

【0009】 また本発明は、液晶素子は高分子分散型液晶からなること、スイッチング用薄膜トランジスタ、蓄積用コンデンサ、バッファ用薄膜トランジスタから構成

10

20

30

40

50

される単位液晶駆動素子をマトリックス状に配置したことを特徴とする。

【0010】

【作用】本発明の液晶駆動用半導体装置はスイッチング用の薄膜トランジスタと、信号電荷を蓄積しておくためのコンデンサと、液晶を駆動するためのバッファ用薄膜トランジスタからなっており、走査信号が加えられた時にスイッチング用薄膜トランジスタがONしてその時信号電圧が加えられると、信号電荷がコンデンサに蓄えられる。このコンデンサの電圧によってバッファ用薄膜トランジスタが駆動され、バッファ用薄膜トランジスタのソース側に接続されている駆動用電源によってドレイン電極側に接続されている液晶素子が駆動される。この時、信号電荷が蓄積されているコンデンサは液晶素子と関係なくスイッチング用薄膜トランジスタのOFF抵抗と自身の容量および抵抗によって決まるカーブで減衰するため、走査信号周期の間、十分必要な電圧が維持され、また抵抗が低いPDL Cのような液晶は、駆動電源によって十分な電流を供給して駆動することができる。

【0011】

【実施例】図1は本発明の液晶駆動用半導体装置の1実施例を示す図である。スイッチング用薄膜トランジスタ(TFT 1)のゲート電極には走査線1が、ソース電極には信号線2がそれぞれ接続され、ドレイン電極には信号電荷を蓄積するための容量11、バッファ用薄膜トランジスタ(TFT 2)のゲート電極が接続され、TFT 2のドレイン電極は駆動電圧供給電極12となつている。TFT 2のドレイン電極はPDL C 10の表示電極に接続され、TFT 2により液晶駆動用の電圧が供給されるようになっている。

【0012】このような構成において、走査線1よりゲート電極Gに走査信号電圧が印加され、その時信号線2に信号電圧がある場合には、信号に対応した電荷がTFT 1を通して蓄積容量11に蓄積される。この信号電圧によりTFT 2がONし、駆動電圧供給電極12を通して加えられる駆動電圧により、PDL C 10の表示電極に電圧が印加されて点灯される。蓄積容量11に蓄えられる信号電圧はTFT 1を通して放電するだけであるため、PDL C 10の抵抗が低くてもそれに関係なく、信号電圧を十分維持することが可能である。

【0013】図2は図1に示す駆動回路を用い、反射型

のアクティブマトリックスPDL Cに適用したものである。基板16上に順次ゲート電極G、駆動電圧供給電極12を形成すると共に、ゲート絶縁膜、半導体層、ソース電極S、ドレイン電極Gを形成すると共に、その上に保護用のパッシベーション膜13を形成し、さらに表示電極(反射電極)14を形成したもので、TFT 1のドレイン電極DとTFT 2のゲート電極Gとが接続されている。また、TFT 2のソース電極と駆動電圧供給電極12とが接続され、蓄積容量はTFT 2のゲート電極Gとドレイン電極間のゲート絶縁膜15により形成されている。

【0014】図2に示すトランジスタの構造は非晶質シリコンを使った逆スタガ構造であるが、基本的には多結晶シリコンやCd、Se等の他の材料のトランジスタも適用可能である。また、図では駆動電圧供給電極を下側に設けているが、必ずしもそれである必要はない。さらにTFT 2はTFT 1に比べて大電流が流れる必要があるが、反射型PDL Cの場合、表示電極の下にTFT が作れるため、かなり大きな形状にしても表示に影響することがなく、従って大電流を流すことが可能なある。

【0015】

【発明の効果】以上のように本発明によれば、スイッチング用薄膜トランジスタに蓄積容量を接続すると共に、さらにバッファ用薄膜トランジスタで液晶を駆動するようにしたので、抵抗が低く電流が多く流れるようなPDL Cでも十分対応することが可能となる。

【図面の簡単な説明】

【図1】 本発明の液晶駆動用半導体装置の1実施例を示す図である。

30 【図2】 図1に示す駆動回路を用い、反射型のアクティブマトリックスPDL Cに適用した実施例を示す図である。

【図3】 従来の液晶駆動用半導体装置を示す図である。

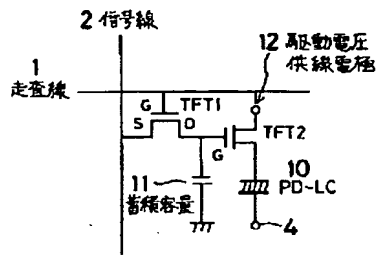
【図4】 保持容量を接続した液晶駆動用半導体装置を示す図である。

【図5】 駆動パルス波形を示す図である。

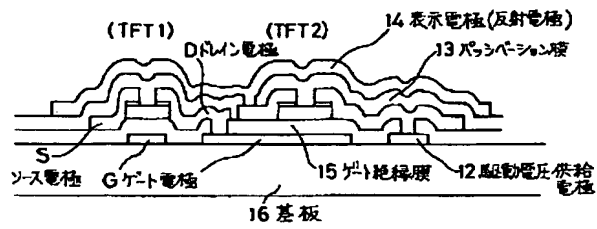
【符号の説明】

1…走査線、2…信号線、4…コモン電極、TFT 1、TFT 2…薄膜トランジスタ、10…PDL C、11…蓄積容量、12…駆動電圧供給電極。

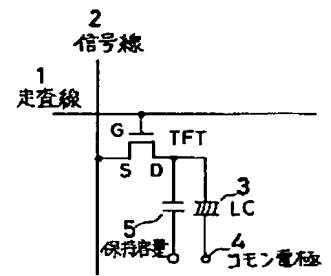
【図 1】



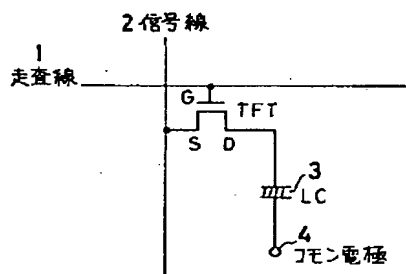
【図 2】



【図 4】



【図 3】



【図 5】

